



Technologie-Info

Impedanzkontrollierte Schaltungen

1. Einleitung

Aufgrund deutlich steigender Übertragungsfrequenzen, d.h. kurzer Pulsanstiegszeiten von elektronischen Bauteilen, ist es in der Hochfrequenztechnologie notwendig geworden, auch die relevanten Leiter wie ein Bauteil zu betrachten. HF-Signale werden abhängig von verschiedenen Parametern auf der Leiterplatte reflektiert, d.h. die Impedanz (Wellenwiderstand) gegenüber dem Sendebauteil verändert sich. Die Funktion der Steuerung ist damit nicht mehr gewährleistet.

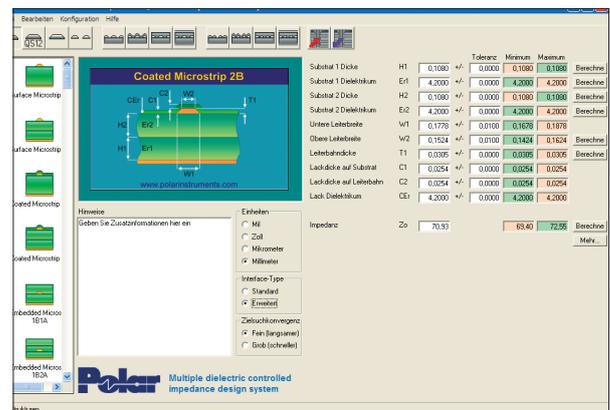
contag hat die Möglichkeit geschaffen, die geforderten Impedanzen auf der Leiterplatte des Kunden zu prüfen und die Leiterplatte bzw. deren Leiterzüge und den Lagenaufbau bei Bedarf anzupassen. Ausschlaggebend für die Impedanzen sind zum größten Teil die Leiterzuggeometrie, der Lagenaufbau und die Dielektrizitätskonstante (ϵ_r) der verwendeten Materialien.

Nach der Herstellung der Leiterplatte werden die Impedanzen kontrolliert und protokolliert. Die Messergebnisse sind auf Anfrage jederzeit verfügbar.

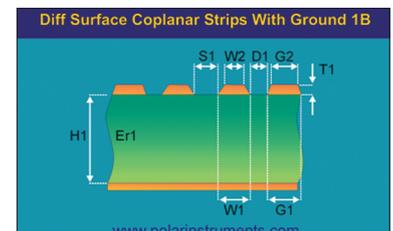
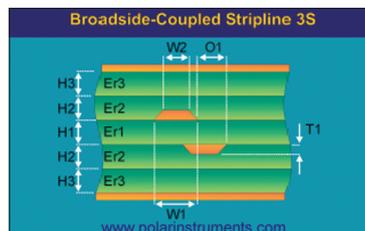
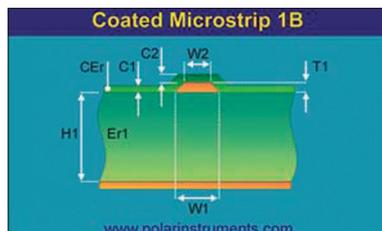
2. Impedanzen auf der Leiterplatte

Die vom Kunden definierte Impedanz wird in der Arbeitsvorbereitung des Leiterplattenherstellers auf Herstellbarkeit geprüft. In Abhängigkeit des Layerstacks (Lagendefinition) und des Layouts selbst muss aus 93 verschiedenen Modellen das entsprechende zur Berechnung der Impedanz herangezogen werden. Als Ergebnis erhält man einen Lagenaufbau und eine evtl. notwendige Anpassung der relevanten Leitergeometrien.

Als Standard betrachtet **contag** eine Impedanztoleranz von $\pm 10\%$. In Abhängigkeit verschiedener Leiterplatteeigenschaften kann auf Anfrage auch eine reduzierte Toleranz (bis $\pm 5\%$) angeboten werden.



3. Typische Berechnungsmodelle



Um die definierten bzw. berechneten Impedanzen in der Leiterplatte tatsächlich zu erreichen, muss der Leiterplattenhersteller seine Produktionsprozesse sehr gut kennen und beherrschen. Flankenwinkel der Leiter (Resultierende aus $W1$, $W2$ und $T1$), Pressdicken in Abhängigkeit der Kupferbelegung (H), Schichtdicke der Lötstopplacke ($C1$, $C2$) und mehr haben Einfluss auf die Impedanzen der Leiterplatte. Hier müssen die Toleranzfelder aller Prozesse berücksichtigt werden. Diese Werte gehen dann in die Berechnungsformeln ein.

Je nach Komplexität der Leiterplatte werden die Impedanzen der Leiterplatten z.T. zusätzlich schon während des Herstellungsprozesses kontrolliert. Dafür werden neue Modelle für die entsprechende Situation (tatsächlicher Leiterplattenzustand) separat bestimmt und Ergebnisse ermittelt.

4. Dielektrika

Für die Herstellung von impedanzkontrollierten Schaltungen werden unterschiedliche Materialien verwendet. Standard ist auch hier das FR4. In technischen Anwendungen mit sehr hohen Frequenzen ($>1\text{GHz}$) werden jedoch Anforderungen wie geringe dielektrische Verluste oder ein geringer ϵ_r , immer wichtiger.

Hier bietet **contag** ein großes Portfolio an verarbeitbaren Materialien an. Viele davon gelten als Standard und werden regelmäßig verarbeitet, weitere sind kurzfristig auf Anfrage verfügbar. Weitere Informationen dazu finden Sie in der **Technologie-Info „Materialien“**.

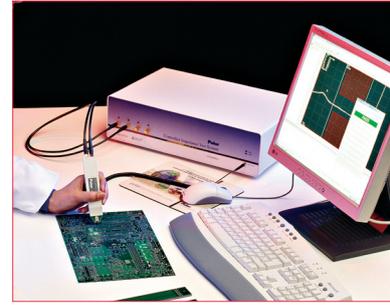


5. Qualitätskontrolle

Da sich Impedanzen auf einer bestückten Baugruppe nicht mehr ermitteln lassen, ist es erforderlich, die Werte vorher zu messen und zu bestätigen. Hierzu werden Testcoupons in der Arbeitsvorbereitung analog der relevanten Leiterzüge in die Nettofläche des Produktionspanels eingebracht.

Die Impedanzwerte des Testcoupons repräsentieren die der eigentlichen Leiterplatte.

In der Endkontrolle bei **contag** kommt das CITS900s der Firma POLAR Instruments zum Einsatz.



6. Konstruktionshinweise

Das Aufbringen von galvanischem Kupfer bedeutet eine relativ ungenaue und ungleichmäßige Schichtdicke im Vergleich zu Kupferfolien (für Innenlagen). Aus diesem Grund ist es wichtig, sich bei der Entwicklung einer Leiterplatte bereits Gedanken über die Herstellung zu machen. In vielen Fällen ist es sinnvoll, das Layout mit impedanzdefinierten Leitern und die dazugehörige Massefläche auf einem Kern als Innenlage zu fertigen. Damit wird einer der größten Faktoren, der die resultierenden Impedanzen verfälschen kann, eliminiert.

Differentielle Leiterpaare sollten nicht zu schmal ($< 150\mu\text{m}$) und mit einer ausreichend großen Separation geroutet werden. Der Leiterplattenhersteller ist darauf angewiesen, das impedanzdefinierte Layout für seine Produktionsprozesse zu optimieren.

Für weitergehende technologische Fragen rund um das Thema impedanzkontrollierte Leiterplatten wenden Sie sich bitte an unser CONTAG-Team (Tel. 030 / 351 788 – 0 oder team@contag).