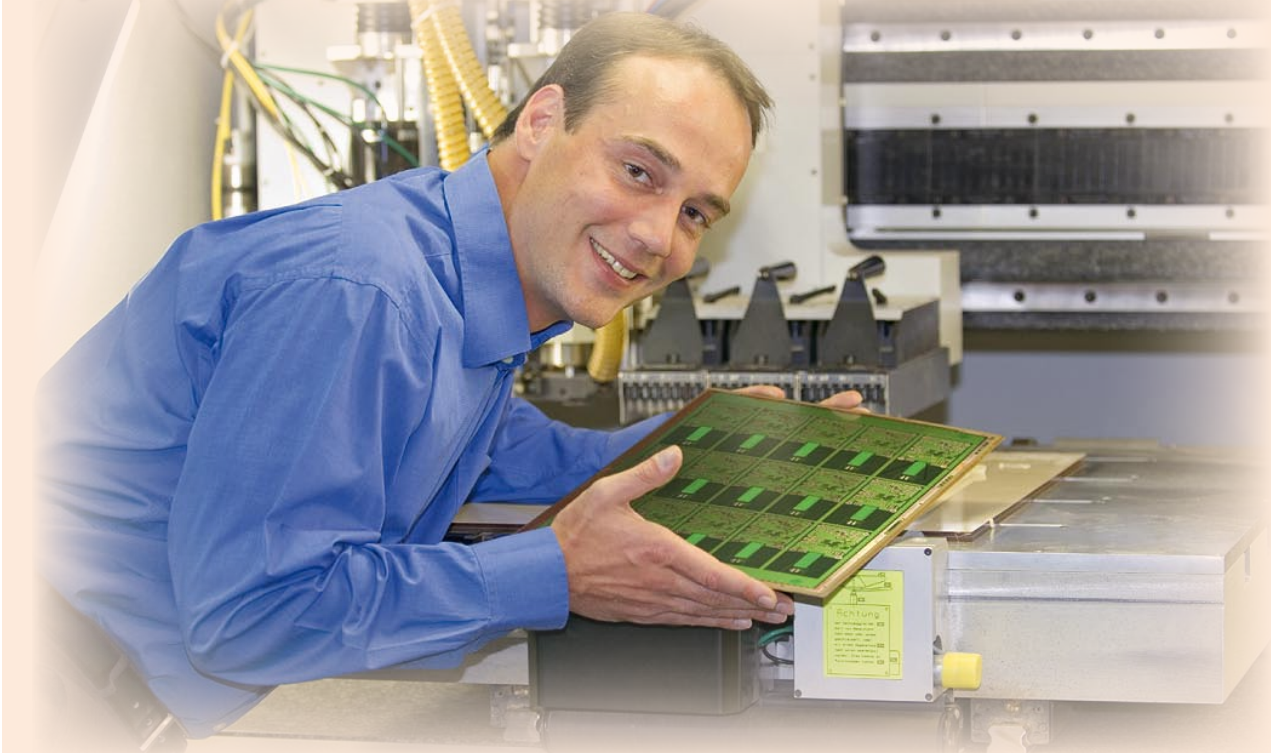


Tipps für Leiterplattendesigner – HDI-/Mikrovia-Serie Teil 14



Christian Ranzinger, Prokurist und Leiter Technologie bei CONTAG erklärt im ersten Teil dieses zweiteiligen Beitrages die Grundlagen der impedanzkontrollierten Leiterzüge. Der zweite Teil folgt in Heft 12/2008.

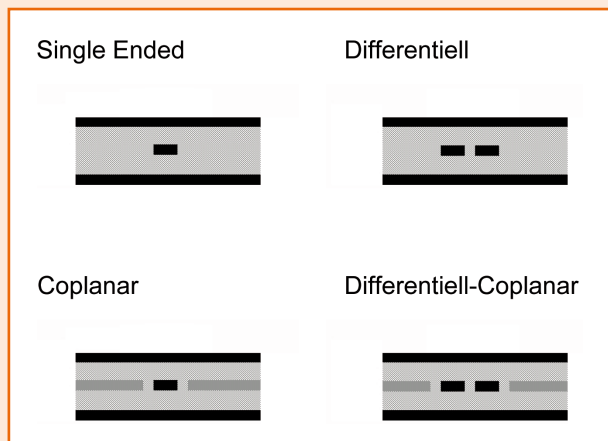
Fertigungsgerechtes Layout für HDI-Leiterplatten

Immer höhere Datenraten einerseits und steigende Bedeutung elektromagnetischer Verträglichkeit (EMV) andererseits erfordern ein genau definiertes und exakt reproduzierbares Impedanzverhalten – insbesondere bei „schnellen“ HDI-Schaltungen. In diesem Kapitel unserer Serie erklärt Christian Ranzinger, Prokurist und Leiter Technologie beim Berliner Leiterplattenhersteller CONTAG die grundlegenden Begriffe und Aufgabenstellungen bei impedanzkontrollierten Leiterplatten.

Wodurch wird die Impedanz einer Leiterbahn beeinflusst? Betrachten wir zunächst einmal den Begriff der Impedanz selbst. Sie beschreibt per Definition den Schein- oder auch Wellenwiderstand eines Leiters, hier der HDI-Leiterbahnen und bestimmt maßgeblich das Verhalten bei höheren und höchsten Frequenzen. Eine korrekt angepasste Impedanz sorgt für die verlust- und reflexionsarme Übertragung insbesondere der hohen Frequenzanteile auf der Leitung. Wichtiger als der absolute Wert der Impedanz ist die Konstanz des „eingestellten“ Wertes über den gesamten Signalpfad. Dies schließt Signalpfade innerhalb der beteiligten Bauelemente mit ein. Die gewünschte Impedanz einer Leitung ist also von den Vorgaben der jeweiligen Bauelementehersteller abhängig.

Daher sind selten feste oder globale Impedanzwerte für die gesamte Schaltung vorgegeben. Stattdessen werden je nach Anwendung und Signalart spezifische Werte für die

jeweiligen Bauteile vorgegeben. Diese liegen bei impedanzkritischen Leitungen von HDI-Leiterplatten typischerweise im Bereich zwischen 50 und 100 Ω . So weit zur Vorgabe. Die Grundimpedanz bei der Realisierung ist von der Topologie des jeweiligen Impedanzmoduls (Klasse und Typ/Variante, siehe Bild 1 und 2), der Geometrie der Leiterbahn (Breite/Höhe) und Dicke und Dielektrizitätskonstante des verwen-



■ Bild 1: Impedanzklassen – Einteilung nach FED am Beispiel einer Stripline-Variante (eine Leitungsebene zwischen zwei Potenzialflächen)

Quelle: ibw Industrieberatung

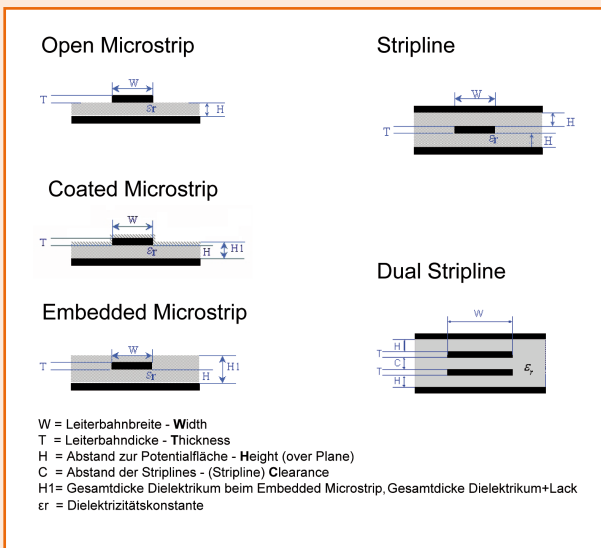


Bild 2: Impedanztypen – Die Lagenzuordnung bestimmt den Leitungstyp und dessen Grundeigenschaften. Leitungen auf den Außenlagen werden als Microstrips bezeichnet, Leitungen in den Innenlagen als Striplines.

Quelle: ibw Industrieberatung

deten Kernmaterials bzw. Laminats abhängig. Typ und Eigenschaften der Leiter werden durch den Abstand der nächstliegenden „geschlossenen“ Potentialebene (Plane) definiert. Aus den physikalischen Gesetzmäßigkeiten folgt, dass die Impedanz größer wird, wenn: der Lagenabstand oder der Harzgehalt bei FR4 zunimmt oder die Kupferdicke der Signallage abnimmt, die Leiterbahnbreite oder die Dielektrizitätskonstante ϵ_r des Materials abnimmt (Tabelle). Letzteres bewirkt zudem, dass die Impedanz auch dann ansteigt, wenn eine Leitung an der Platinenoberfläche, also in einer Außenlage verläuft; insbesondere dann, wenn sie nicht mit Lötstopplack abgedeckt ist (Open Microstrip). Von den Entwicklern oftmals übersehen wird die Tatsache, dass sich die Kupfer-Schichtdicken auf die tatsächliche Schichtdicke beziehen. Wie wir in den vorangegangenen

Folgen dieser Serie aber gelernt haben, nimmt die Kupfer-Schichtdicke beim sequenziellen Lagenaufbau auf den Innenlagen durch die Ätzprozesse ab und auf allen Außenlagen, auf denen Kontaktierungen enden, durch den Kontaktierungsprozess zu. Andererseits kann die äußerste Kupferschicht durch Oberflächenbehandlungen wie Planen und Bürsten auch wieder abnehmen.

Da auch die endgültige, wirksame Laminatdicke vom Pressvorgang abhängt, ist eine enge Zusammenarbeit zwischen dem Entwickler und seinem Leiterplattenhersteller nötig. Nach der idealerweise gemeinsamen Auswahl des grundlegenden Lagenaufbaus erfolgt dann die Feinabstimmung der Impedanz typischerweise über die Variation der Leiterbahnbreite.

Unabhängig vom Grundsatzaufbau sind Leitungen immer auch als differenzielle Leitungspaare auslegbar. Dabei unterscheidet sich die differenzielle Impedanz Z_d von der Grundimpedanz Z_0 .

All diese Überlegungen müssen abgewogen werden, noch bevor mit dem Layout begonnen wird!

Mindestabstände einhalten und Durchkontaktierungen vermeiden

Bei impedanzkontrollierten Leiterzügen ist auch noch auf folgende, oft vernachlässigte Punkte zu achten:

Die differenzielle Impedanz bezüglich der virtuellen Masse ist bei eng geführten Leiterpaaren meist erheblich höher als die Nennimpedanz! Signale können auch durch benachbarte Leitungen und Bauelemente beeinflusst werden; diesbezügliche Mindestabstände sind daher unbedingt einzuhalten. Die maximalen Werte für Induktivität und Kapazität der Leiterbahn müssen eingehalten werden, damit Signalfanken steil und Laufzeitverzögerungen gering bleiben. Auch sind bei impedanzkritischen Leitungen Durchkontaktierungen wo immer möglich zu vermeiden, da diese immer Diskontinuitäten mit sich bringen und damit Reflexionen und Störstrahlungen entstehen.

Wenn schon der Layer gewechselt werden muss, dann vorzugsweise mit den elektrisch sehr viel günstigeren Mikrovias. Gerade bei den recht geringen Leitungsquerschnitten impedanzkontrollierter Leitungen sind die ohmschen

Parameter	Änderung	Impedanz
Lagenabstand	nimmt zu ▲	steigt ▲
Harzgehalt (bei FR4)	nimmt zu ▲	steigt ▲
Kupferdicke	nimmt ab ▼	steigt ▲
Leiterbahnbreite	nimmt ab ▼	steigt ▲
Dielektrizitätskonstante ϵ_r	nimmt ab ▼	steigt ▲
Unterätzung der Leiterbahnen/ Trapezform	nimmt ab ▼	steigt ▲

■ Tabelle: Auswirkungen von Parameteränderungen auf die Impedanz

Quelle: CONTAG

Widerstände bei längeren Leitungen vielfach nicht mehr zu vernachlässigen und wirken sich auf Leitungsverluste und Belastbarkeit aus. Den Einfluss von Toleranzen wird im nächsten Kapitel ausführlicher erörtert.

Den weitaus höchsten Anteil an den impedanzkontrollierten Leiterplatten hat auch heute noch die Impedanzklasse der Single-ended-Leiterbahnen. Hier läuft eine Leiterbahn (oder im Fall der Dual Stripline auch zwei) zwischen ein oder zwei Powerplanes, die als Potenzialreferenz dienen. Mit Einführung neuer, schnellerer und leistungsfähigerer Bauelementetechnologien gewinnen Mischformen mit differenziellen Leitungen zunehmend an Bedeutung.

Diese sind aber von Hand kaum mehr zu berechnen. Für einfache Standard-Lagenzuordnungen wie z.B. 4-lagige Surface Coated Microstrip liefern die Bauelementehersteller meist Standard-Layoutvorgaben mit.

Für komplexere Fälle bleibt nur der Einsatz von Spezialsoftware, welche die exakte Impedanz mithilfe der finiten Elemente-Methode individuell berechnet. Die CONTAG GmbH setzt dazu sehr erfolgreich die Spezialsoftware der Firma Polar ein. Während bei bis zu 6-lagigen Platinen die impedanzkontrollierten Leiterbahnen meist als Coated Microstrips in den Außenlagen liegen, werden ab 12 Lagen aufgrund vieler Vorteile impedanzkontrollierte Leitungen überwiegend intern und als Dual Striplines in der jeweils 2. und 3. Lage von außen geführt. So kann man noch die günstigen elektrischen Eigenschaften der Mikrovias für diese Signale nutzen. Hierbei sollten die Leiterebenen strikt orthogonal zueinander verlegt werden, um eine gegenseitige Beeinflussung möglichst zu reduzieren!

Optimal für den Entwickler ist es, wenn er gemeinsam mit dem Fertigungspartner eine dort gut bewährte Technologie/Lagenaufbau für sein Projekt auswählen kann. Welche Fertigungseinflüsse sich wie auf die Toleranzen bei der Impedanz auswirken, schildert Karim Richlowski, Leiter CAM bei CONTAG in Ausgabe 12/2008. (cm)
CONTAG Tel. +49(0)30 3517880

Alle Kapitel dieser Serie sind im Internet unter www.elektronikpraxis.de archiviert. Zu diesen Beiträgen gelangen Sie über unseren InfoClick-Service.

 www.elektronikpraxis.de

 Empfehlungen für das fertigungsgerechte Layout von HDI- und Mikrovia-Leiterplatten: Alle Kapitel der Serie